

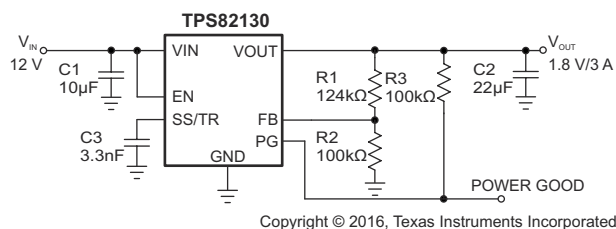
具有集成电感器的 TPS82130 17V 输入 3A 降压转换器 MicroSiP™ 模块

1 特性

- 3mm × 2.8mm × 1.5mm MicroSiP™ 封装
- 3V 至 17V 输入范围
- 3A 持续输出电流
- DCS-Control™ 拓扑
- 可实现轻负载效率的省电模式
- 20μA 工作静态电流
- 0.9V 至 6V 可调节输出电压
- 可实现最低压降的 100% 占空比
- 电源正常状态输出
- 具有跟踪功能的可编程软启动
- 热关断保护
- -40°C 至 125°C 工作温度范围
- 使用 TPS82130 并借助 [WEBENCH® Power Designer](#) 创建定制设计

2 应用

- [工业应用](#)
- [电信和网络应用](#)
- [固态硬盘](#)



1.8V 输出应用简化原理图

3 说明

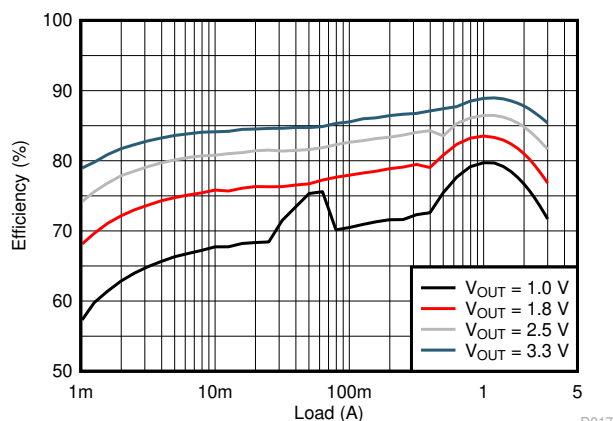
TPS82130 是一款 17V 输入 3A 降压转换器 MicroSiP 电源模块，经优化具有小解决方案尺寸和高效率等特性。该模块集成了一个同步降压转换器和一个电感器，以简化设计、减少外部元件数量并缩小 PCB 面积。该模块采用紧凑的薄型封装，适合通过标准表面贴装设备进行自动组装。

为了更最大限度地提高效率，该转换器以 2MHz 的标称开关频率在 PWM 模式下工作，并且会在轻负载电流条件下自动进入省电模式。在省电模式下，该器件以 20μA (典型值) 的静态电流运行。通过使用 DCS-Control 拓扑，该器件可实现出色的负载瞬态性能和精确的输出稳压。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
TPS82130	μSiL (8)	3.00mm × 2.80mm

(1) 如需了解所有可用封装，请参阅产品说明书末尾的可订购产品附录。



12V 输入电压效率

D017



内容

1 特性	1	8 应用和实现	11
2 应用	1	8.1 应用信息.....	11
3 说明	1	8.2 典型应用.....	11
4 修订历史记录	2	9 电源建议	17
5 引脚配置和功能	3	10 布局	18
6 规格	4	10.1 布局指南.....	18
6.1 绝对最大额定值.....	4	10.2 布局示例.....	18
6.2 ESD 等级.....	4	10.3 散热注意事项.....	18
6.3 建议运行条件.....	4	11 器件和文档支持	19
6.4 热性能信息.....	4	11.1 器件支持.....	19
6.5 电气特性.....	5	11.2 接收文档更新通知.....	19
6.6 典型特性.....	6	11.3 支持资源.....	19
7 详细说明	7	11.4 商标.....	19
7.1 概述.....	7	11.5 术语表.....	19
7.2 功能框图.....	7	11.6 Electrostatic Discharge Caution.....	19
7.3 特性说明.....	7	12 机械、封装和可订购信息	20
7.4 器件功能模式.....	8	12.1 卷带封装信息.....	24

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (November 2018) to Revision E (October 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更正了整个文档中的语法错误.....	1
Changes from Revision C (January 2017) to Revision D (November 2018)	Page
• 添加了卷带封装信息.....	24

5 引脚配置和功能

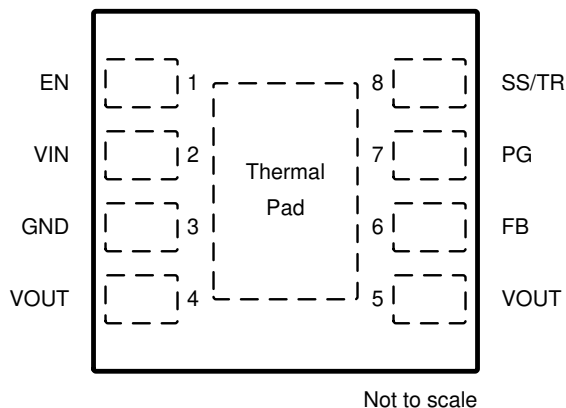


图 5-1. 8 引脚 μ SiL 封装 (SIL0008C 俯视图)

表 5-1. 引脚功能

引脚		I/O	说明
名称	编号		
EN	1	I	使能引脚。上拉可启用该器件。下拉可禁用该器件。当禁用器件时，该引脚具有一个典型值为 400k Ω 的内部下拉电阻器。
VIN	2	PWR	输入引脚
GND	3		接地引脚
VOUT	4、5	PWR	输出引脚
FB	6	I	反馈基准引脚。连接到该引脚的外部电阻分压器对输出电压进行编程。
PG	7	O	电源正常开漏输出引脚。可以将一个上拉电阻器连接到任何小于 6V 的电压。如果不使用该电阻器，则将其保持开路状态。
SS/TR	8	I	软启动和电压跟踪引脚。连接到该引脚的外部电容器设置内部基准电压上升时间。
外露散热焊盘			外露散热焊盘必须连接到 GND 引脚。必须焊接以实现适当的功率耗散和机械可靠性。

6 规格

6.1 绝对最大额定值

		最小值	最大值	单位
引脚处的电压 ^{(1) (2)}	V _{IN}	-0.3	20	V
	EN、SS/TR	-0.3	V _{IN} + 0.3	
	PG、FB	-0.3	7	
	V _{OUT}	0	7	
灌电流 ⁽¹⁾	PG		10	mA
模块工作温度 ⁽¹⁾		-40	125	°C
贮存温度 ⁽¹⁾		-55	125	°C

- (1) 超出那些最大绝对额定值下列出的压力可能会对器件造成永久损坏。这些仅为在压力额定值，并不表明器件在这些额定值下或者任何其他它超过建议工作条件所标明的条件下可正常工作。长时间处于最大绝对额定情况下可影响设备的可靠性。
- (2) 所有电压值都是相对于网络接地引脚的值。

6.2 ESD 等级

		值	单位
V _(ESD) 静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
	充电器件模式 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	

- (1) JEDEC 文件 JEP155 规定：500V HBM 可实现在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 规定：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风温度范围内测得，除非另有说明。

		最小值	最大值	单位
V _{IN}	输入电压	3	17	V
V _{PG}	电源正常上拉电阻器电压		6	V
V _{OUT}	输出电压	0.9	6	V
I _{OUT}	输出电流	0	3	A
T _J	可实现 100,000 小时寿命的模块工作温度范围 ⁽¹⁾	-40	110	°C

- (1) 模块工作温度范围包含模块自温升和 IC 结温升。在存在高功率耗散的应用中，必须降低最高工作温度或最大输出电流。对于模块在 125 °C 温度下连续运行的应用，最长寿命减少至 50,000 小时。

6.4 热性能信息

热指标 ⁽¹⁾	TPS82130 (JEDEC 51-5)	TPS82130EVM-720	单位
R _{θJA} 结至环境热阻	58.2	46.1	°C/W
R _{θJC(top)} 结至外壳 (顶部) 热阻	9.4	9.4	°C/W
R _{θJB} 结至电路板热阻	14.4	14.4	°C/W
ψ _{JT} 结至顶部特征参数	0.9	0.9	°C/W
ψ _{JB} 结至电路板特征参数	14.2	14.0	°C/W
R _{θJC(bot)} 结至外壳 (底部) 热阻	21.3	21.3	°C/W

- (1) 有关新旧热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告。可以使用包含散热过孔的定制 PCB 设计 (如可能) 来改善 θ_{JA}。

6.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 125°C 且 $V_{IN} = 3.0\text{V}$ 至 17V 。除非另有说明，否则典型值是 $T_J = 25^{\circ}\text{C}$ 且 $V_{IN} = 12\text{V}$ 条件下的典型值。

参数		测试条件	最小值	典型值	最大值	单位	
电源							
I _Q	流入 VIN 的静态电流	无负载，器件未进行开关	20	35		μA	
I _{SD}	流入 VIN 的关断电流	EN = 低电平	1.5	7.4		μA	
V _{UVLO}	欠压闭锁阈值	V _{IN} 下降	2.6	2.7	2.8	V	
		V _{IN} 上升	2.8	2.9	3.0	V	
T _{JSD}	热关断阈值	T _J 上升	160			°C	
		T _J 下降	140			°C	
逻辑接口 (EN)							
V _{IH}	高电平输入电压		0.9	0.65		V	
V _{IL}	低电平输入电压		0.45	0.3		V	
I _{lkg(EN)}	流入 EN 引脚的输入泄漏电流	EN = 高电平	0.01	1		μA	
控制 (SS/TR、 PG)							
I _{SS/TR}	SS/TR 引脚拉电流		2.1	2.5	2.8	μA	
V _{PG}	电源正常阈值	V _{OUT} 上升，以 V _{OUT} 标称值为基准	92%	95%	99%		
		V _{OUT} 下降，以 V _{OUT} 标称值为基准	87%	90%	94%		
V _{PG,OL}	电源正常低电平电压	I _{sink} = 2 mA	0.1	0.3		V	
I _{lkg(PG)}	流入 PG 引脚的输入泄漏电流	V _{PG} = 1.8V	1	400		nA	
输出							
V _{FB}	反馈调节电压	PWM 模式		785	800	815	mV
			T _J = 0°C 至 85°C	788	800	812	
		PSM	C _{OUT} = 22μF	785	800	823	
			C _{OUT} = 2 × 22μF , T _J = 0°C 至 85°C	788	800	815	
I _{lkg(FB)}	反馈输入泄漏电流	V _{FB} = 0.8 V	1	100		nA	
	线调节	I _{OUT} = 1A , V _{OUT} = 1.8V	0.002			%/V	
	负载调节	I _{OUT} = 0.5A 至 3A , V _{OUT} = 1.8V	0.12			%/A	
电源开关							
R _{DS(on)}	高侧 FET 导通电阻	I _{SW} = 500mA , V _{IN} ≥ 6V	90	170		m Ω	
		I _{SW} = 500mA , V _{IN} = 3V	120				
	低侧 FET 导通电阻	I _{SW} = 500mA , V _{IN} ≥ 6V	40	70			
		I _{SW} = 500mA , V _{IN} = 3V	50				
R _{DP}	压降电阻	100% 模式 , V _{IN} ≥ 6V	125			mΩ	
		100% 模式 , V _{IN} = 3V	160				
I _{LIMF}	高侧 FET 开关电流限制	V _{IN} = 6V , T _A = 25°C	3.6	4.2	4.9	A	
f _{SW}	PWM 开关频率	I _{OUT} = 1A , V _{OUT} = 1.8V	2.0			MHz	

6.6 典型特性

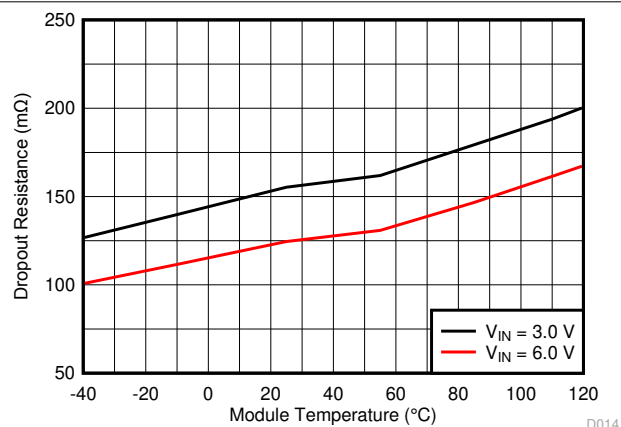


图 6-1. 压降电阻

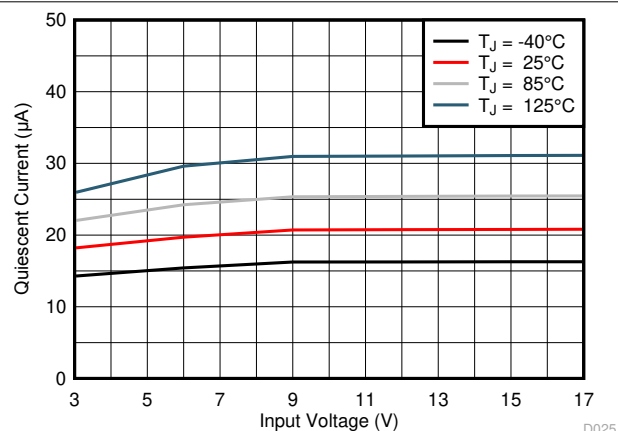


图 6-2. 静态电流

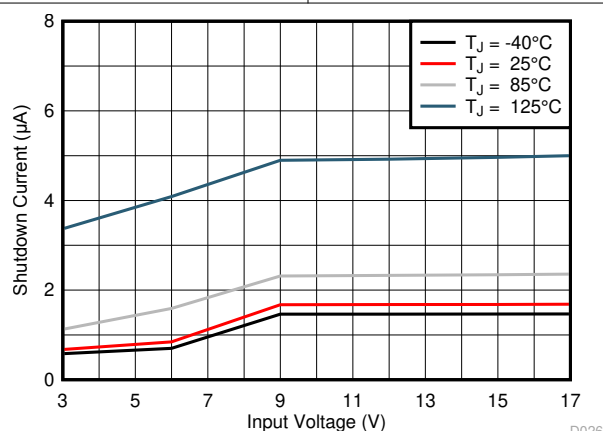


图 6-3. 关断电流

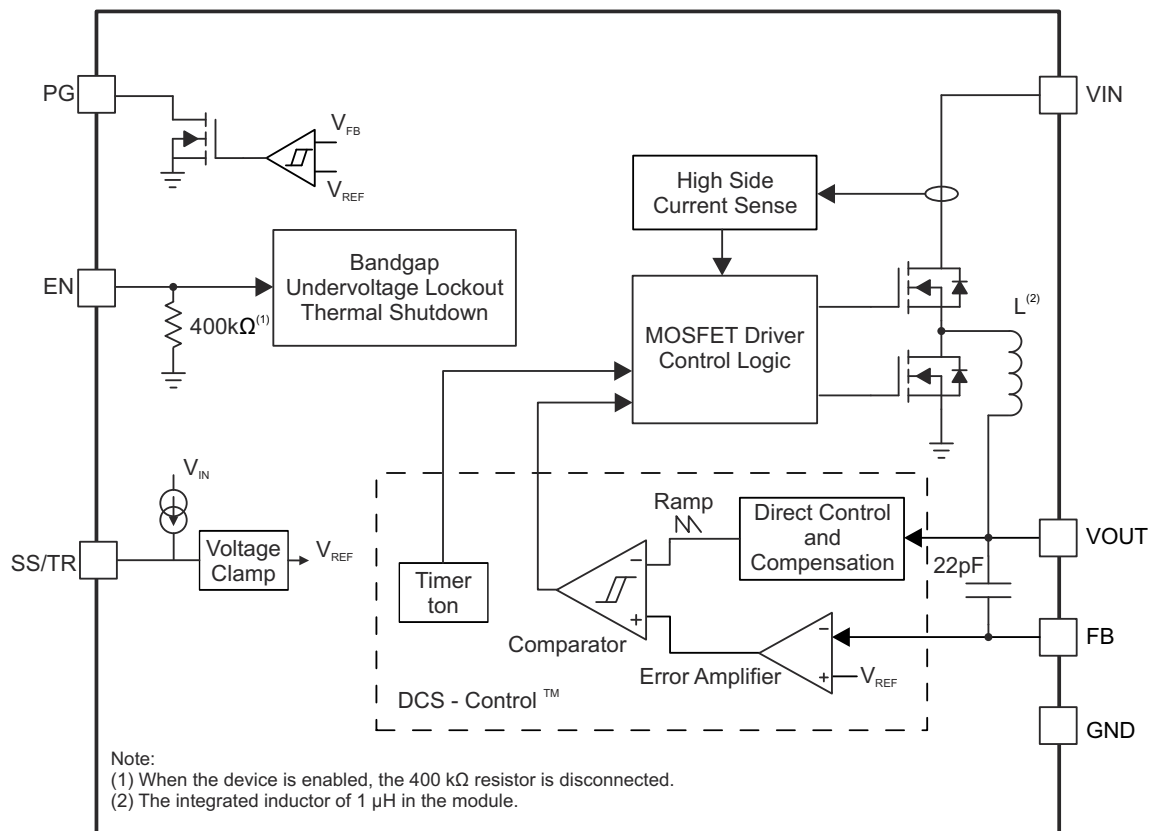
7 详细说明

7.1 概述

TPS82130 同步降压转换器 MicroSiP 电源模块基于 DCS-Control (可无缝转换到省电模式的直接控制)。DCS-Control 是一种高级调节拓扑, 兼具磁滞和电压模式控制的优势。

DCS-Control 拓扑可以在中等负载至重负载条件下以 PWM (脉宽调制) 模式运行, 也可以在轻负载电流下以 PSM (省电模式) 运行。在 PWM 模式下, 该转换器以其 2.0MHz 的标称开关频率运行, 并且在输入电压范围内的频率变化可控。随着负载电流的降低, 转换器进入省电模式、降低开关频率并最大限度地降低 IC 的静态电流, 可在整个负载电流范围内实现高效率。DCS-Control 使用单个构建块支持两种运行模式, 因此可以从 PWM 无缝转换到 PSM, 而不会影响输出电压。TPS82130 提供出色的直流电压调节和负载瞬态调节, 并具有低输出电压纹波, 可最大限度地减少对射频电路的干扰。

7.2 功能框图



Copyright © 2016, Texas Instruments Incorporated

7.3 特性说明

7.3.1 PWM 和 PSM 运行

TPS82130 包含导通时间 (t_{ON}) 电路。在 PWM 和 PSM 模式下稳态运行时, 可通过以下公式来估算 t_{ON} :

$$t_{ON} = 500ns \times \frac{V_{OUT}}{V_{IN}} \quad (1)$$

在 PWM 模式下, TPS82130 在连续导通模式 (CCM) 以及中高负载电流下以脉宽调制模式运行, 其 t_{ON} 如方程式 1 所示。该 t_{ON} 电路可实现典型值为 2.0MHz 的 PWM 开关频率。只要输出电流高于电感器纹波电流 (可通过方程式 2 进行估算) 的一半, 器件就会以 PWM 模式运行。

$$\Delta I_L = t_{ON} \times \frac{V_{IN} - V_{OUT}}{L} \quad (2)$$

为了在轻负载时保持高效率，器件会在负载电流降低时无缝进入省电模式。当负载电流小于电感器纹波电流的一半时，就会发生这种情况。在 PSM 模式下，转换器以更低的开关频率和最小静态电流运行来保持高效率。PSM 也基于 t_{ON} 电路。可通过以下公式来估算 PSM 模式下的开关频率：

$$f_{PSM} = \frac{2 \times I_{OUT}}{t_{ON}^2 \times \frac{V_{IN}}{V_{OUT}} \times \frac{V_{IN} - V_{OUT}}{L}} \quad (3)$$

在 PSM 模式下，输出电压略高于 PWM 模式下的标称输出电压。可通过增大输出电容来降低该影响。节 6.5 反映了 PSM 运行模式下的输出电压精度，针对 22μF 输出电容器提供。

对于非常小的输出电压，会保持大约 80ns 的绝对最小导通时间，以便限制开关损耗。工作频率因此低于其标称值，从而保持高效率。此外，在高占空比下，关断时间可以达到其最小值。在这种情况下，输出电压保持稳定。

当 V_{IN} 降低至比 V_{OUT} 高 15% (典型值) 时，无论负载电流如何，TPS82130 都无法进入省电模式。器件在 PWM 模式下保持输出稳压状态。

7.3.2 低压降运行 (100% 占空比)

TPS82130 通过进入 100% 占空比模式提供低输入到输出电压差动。在该模式下，高侧 MOSFET 开关始终开启。该特性在电池供电应用中特别有用，可通过充分利用整个电池电压范围来实现最长的运行时间。可通过以下公式来计算用于维持最小输出电压的最小输入电压：

$$V_{IN(min)} = V_{OUT(min)} + I_{OUT} \times R_{DP} \quad (4)$$

其中

- $R_{DP} = V_{IN}$ 和 V_{OUT} 之间的电阻，包括高侧 FET 导通电阻和电感器的直流电阻
- $V_{OUT(min)}$ = 负载可以接受的最低输出电压

7.3.3 开关电流限值

开关电流限值可防止器件出现高电感器电流和从电池或输入电压轨汲取过大的电流。在重负载/输出电路短路的情况下可能会出现过大的电流。如果电感器峰值电流在 30ns (典型值) 的传播延迟后达到开关电流限值，高侧 FET 将关闭，低侧 FET 则会开启，从而减小电感器电流。

7.3.4 欠压锁定

为了避免器件在低输入电压下误操作，可进行欠压锁定，从而在电压低于 V_{UVLO} 时以 200mV 的迟滞关闭器件。

7.3.5 热关断

一旦结温超过 T_{JSD} ，器件会进入热关断状态并停止开关。一旦温度降至比阈值低 20°C，器件将自动恢复正常运行。

7.4 器件功能模式

7.4.1 启用和禁用 (EN)

可以通过将 EN 引脚设置为逻辑高电平来启用器件。因此，如果 EN 引脚以典型值为 1.5 μA 的关断电流拉低，则会强制实现关断模式。

当 EN 引脚为低电平时，内部 400kΩ 下拉电阻器连接到 EN 引脚。当 EN 引脚为高电平时，下拉电阻器断开。

7.4.2 软启动 (SS/TR)

内部电压钳位控制启动期间的输出电压斜率。这可以避免过大的浪涌电流并确保受控的输出电压上升时间。当 EN 引脚被拉高时，器件会在 55 μs (典型值) 的延迟后开始开关，并且输出电压以由连接到 SS/TR 引脚的外部电容器控制的斜率上升。通过使用非常小的电容器或使 SS/TR 引脚悬空，可实现最快的启动时间。

TPS82130 能够启动至预偏置输出电容器。在预偏置启动期间，在内部电压钳位将输出电压设置为高于预偏置电压之前，两个功率 MOSFET 无法开启。

当器件处于关断、欠压锁定或热关断状态时，连接到 SS/TR 引脚的电容器由内部电阻器放电。从这些状态返回会导致新的启动序列。

7.4.3 电压跟踪 (SS/TR)

SS/TR 引脚由另一个电压源从外部进行驱动，以实现输出电压跟踪。图 7-1 显示了应用电路。

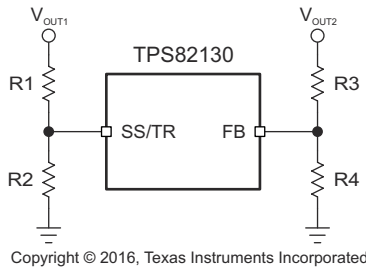


图 7-1. 输出电压跟踪

当 SS/TR 引脚电压介于 50mV 和 1.2V 之间时，VOUT2 会跟踪 VOUT1，如方程式 5 所示。

$$\frac{V_{OUT2}}{V_{OUT1}} \approx 0.64 \times \frac{R2}{R1+R2} \times \frac{R3+R4}{R4} \quad (5)$$

当 SS/TR 引脚电压高于 1.2V 时，禁用电压跟踪，FB 引脚电压被调节为 0.8V。为了降低 SS/TR 引脚电压，器件不会从输出端灌入电流，因此，如果负载较轻，则导致的输出电压下降速度可能比 SS/TR 引脚电压慢。在使用外部电压驱动 SS/TR 引脚时，不要超过 SS/TR 引脚的额定电压，即 VIN + 0.3V。

有关跟踪和时序控制电路的详细信息，请参阅《使用 TPS621 系列和 TPS821 系列进行时序控制和跟踪应用报告》。

7.4.4 电源正常输出 (PG)

该器件具有电源正常 (PG) 输出。当输出高于标称电压的 95% 时, PG 引脚会变为高阻抗; 输出电压低于标称电压的 90% (典型值) 时, PG 引脚会被驱动为低电平。PG 引脚是开漏输出, 其额定灌电流不超过 2mA。电源正常输出需要使用一个连接到任何低于 6V 的电压轨的上拉电阻器。

通过将 PG 信号连接到其他转换器的 EN 引脚, 可以使用 PG 信号对多个电源轨进行时序控制。未使用 PG 引脚时, 应将其保持悬空状态。表 7-1 显示了 PG 引脚逻辑。

表 7-1. 电源正常引脚逻辑

器件状态		PG 逻辑状态	
		高阻抗	低电平
启用 (EN = 高电平)	$V_{FB} \geq V_{TH_PG}$	✓	
	$V_{FB} \leq V_{TH_PG}$		✓
关断 (EN = 低电平)			✓
UVLO	$0.7V < V_{IN} < V_{UVLO}$		✓
热关断	$T_J > T_{SD}$		✓
电源移除	$V_{IN} < 0.7V$	✓	

8 应用和实现

NOTE

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

可通过元件选择来调节 TPS82130 的输出电压。以下部分介绍了外部元件的设计，通过使用典型应用作为参考来完成多个输入和输出电压选项的电源设计。

8.2 典型应用

8.2.1 1.8V 输出应用

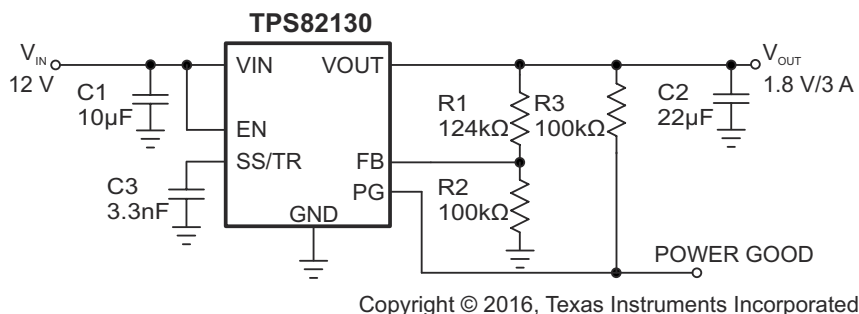


图 8-1. 1.8V 输出应用

8.2.1.1 设计要求

本设计示例使用以下参数作为输入参数。

表 8-1. 设计参数

设计参数	示例值
输入电压范围	12V
输出电压	1.8V
输出纹波电压	< 20mV
输出电流额定值	3A

下表提供了用于测量的元件。

表 8-2. 元件列表

基准	说明	制造商
C1	10µF, 25V, X7R, ±20%, 尺寸 1206, C3216X7R1E106M160AE	TDK
C2	22µF, 10V, ±20%, X7S, 尺寸 0805, C2012X7S1A226M125AC	TDK
C3	3300pF, 50V, ±5%, C0G/NP0, 尺寸 0603, GRM1885C1H332JA01D	Murata
R1, R2, R3	标准	

8.2.1.2 详细设计过程

8.2.1.2.1 使用 WEBENCH® 工具进行定制设计

[点击此处](#)，使用 TPS82130 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先输入您的 V_{IN} 、 V_{OUT} 和 I_{OUT} 要求。
2. 使用优化器拨盘优化效率、封装和成本等关键设计参数并将您的设计与德州仪器 (TI) 的其他可行解决方案进行比较。
3. WEBENCH Power Designer 提供一份定制原理图以及罗列实时价格和组件可用性的物料清单。
4. 在多数情况下,您还可以:
 - 运行电气仿真,观察重要波形以及电路性能
 - 运行热性能仿真,了解电路板热性能
 - 将定制原理图和布局导出至常用 CAD 格式
 - 打印设计的 PDF 报告并与同事共享
5. 有关 WEBENCH 工具的详细信息,请访问 www.ti.com.cn/WEBENCH。

8.2.1.2.2 设置输出电压

可根据 [方程式 6](#) 使用一个外部电阻分压器来设置输出电压:

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R1}{R2}\right) = 0.8 \text{ V} \times \left(1 + \frac{R1}{R2}\right) \quad (6)$$

$R2$ 不应高于 $100\text{k}\Omega$,以便在轻负载下实现高效率,同时提供可接受的噪声灵敏度。增大流经 $R2$ 的电流可提高噪声灵敏度和输出电压精度。[图 8-1](#) 显示了 1.8V 输出的外部电阻分压器值。可以为其他输出选择恰当的电阻器值。

如果 FB 引脚开路,器件会在内部将 V_{OUT} 引脚的输出电压钳位至大约 7V 。

8.2.1.2.3 输入和输出电容器选型

为了实现最佳的输出和输入电压滤波,需要使用低 ESR 陶瓷电容器。输入电容器可更大限度地降低输入电压纹波,抑制输入电压尖峰并为器件提供稳定的系统电源轨。需要使用一个 $10\mu\text{F}$ 或更大的输入电容器。输出电容器值的范围可以从 $22\mu\text{F}$ 到超过 $400\mu\text{F}$ 。更高的值也是可行的,可以通过瞬态响应进行评估。对于更高的输出电容,建议使用更大的软启动时间。

高电容陶瓷电容器具有直流偏置效应,会对最终的有效电容产生很大影响。因此,必须仔细选择恰当的电容器值。封装尺寸和额定电压以及电介质材料是造成额定电容器值和有效电容之间差异的原因。

8.2.1.2.4 软启动电容器选型

SS/TR 引脚和 GND 之间连接的电容可实现对输出电压的启动斜率进行编程。 $2.5\mu\text{A}$ 的恒定电流为外部电容器充电。可通过以下公式来计算实现输出电压的给定软启动时间所需的电容:

$$C_{SS/TR} = t_{SS/TR} \times \frac{I_{SS/TR}}{1.25\text{V}} \quad (7)$$

8.2.1.3 应用性能曲线

$T_A = 25^\circ\text{C}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.8\text{V}$ (除非另有说明)。

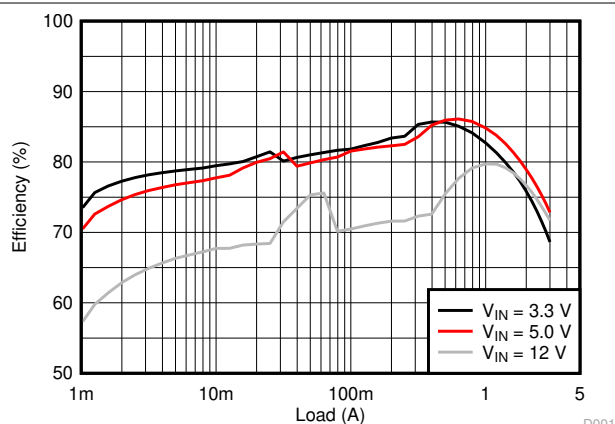


图 8-2. 效率 ($V_{OUT} = 1\text{V}$)

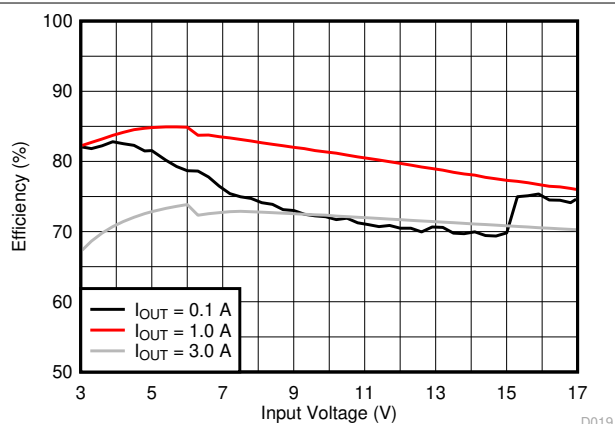


图 8-3. 效率 ($V_{OUT} = 1.0\text{V}$)

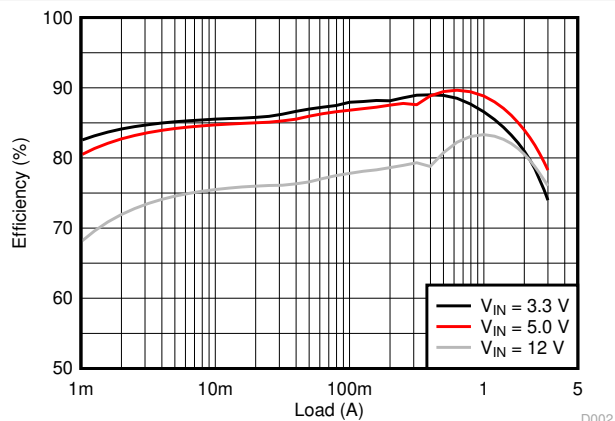


图 8-4. 效率 ($V_{OUT} = 1.8\text{V}$)

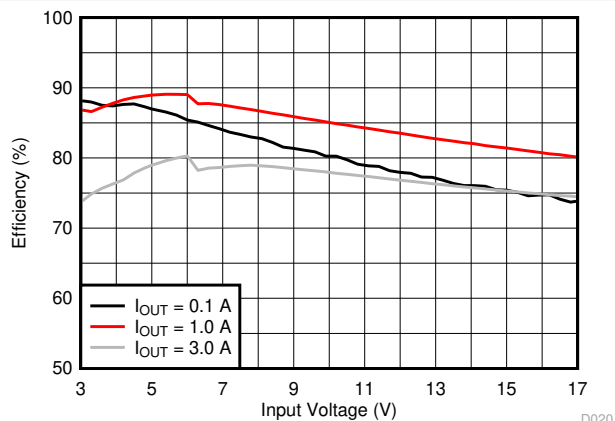


图 8-5. 效率 ($V_{OUT} = 1.8\text{V}$)

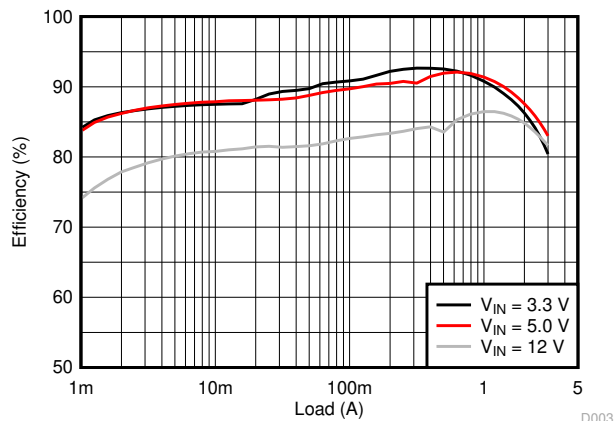


图 8-6. 效率 ($V_{OUT} = 2.5\text{V}$)

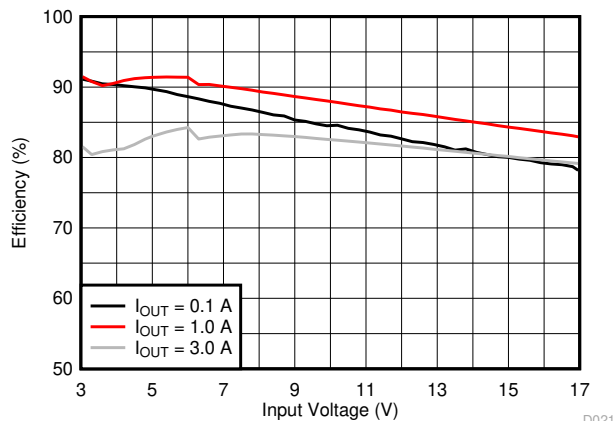
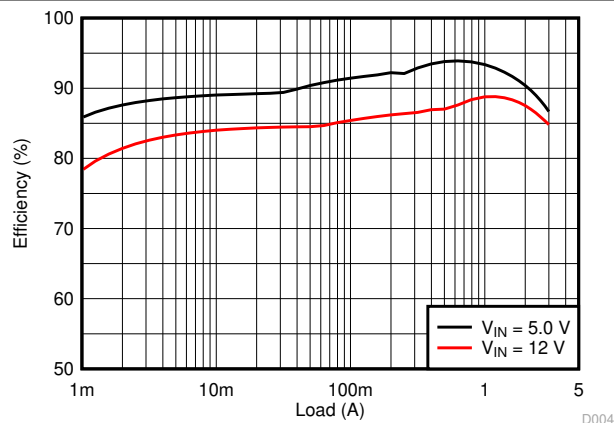
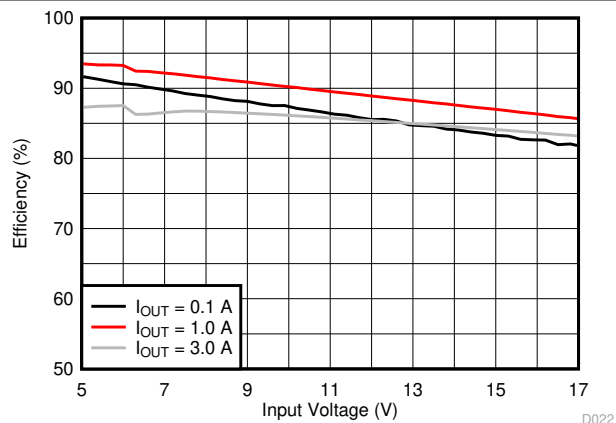
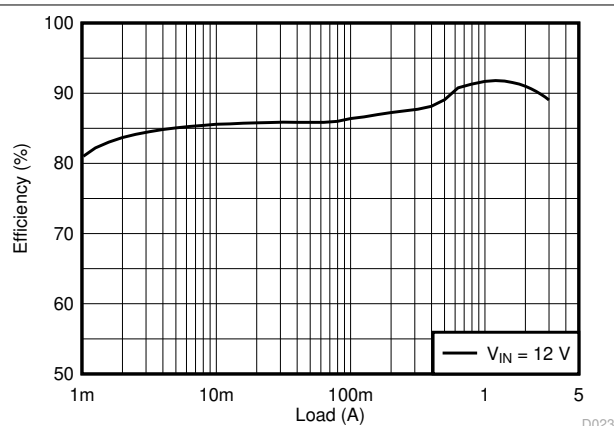
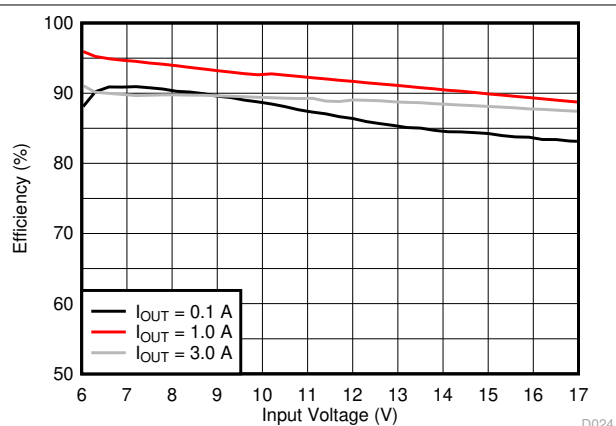
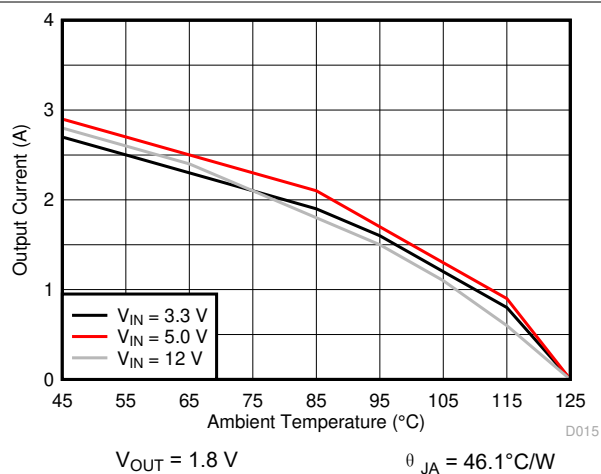
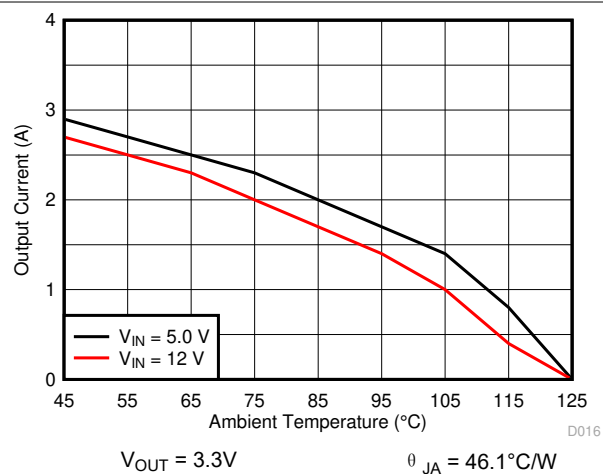


图 8-7. 效率 ($V_{OUT} = 2.5\text{V}$)

图 8-8. 效率 ($V_{OUT} = 3.3V$)图 8-9. 效率 ($V_{OUT} = 3.3V$)图 8-10. 效率 ($V_{OUT} = 5.0V$)图 8-11. 效率 ($V_{OUT} = 5V$)图 8-12. 热降额 ($V_{OUT} = 1.8V$)图 8-13. 热降额 ($V_{OUT} = 3.3V$)

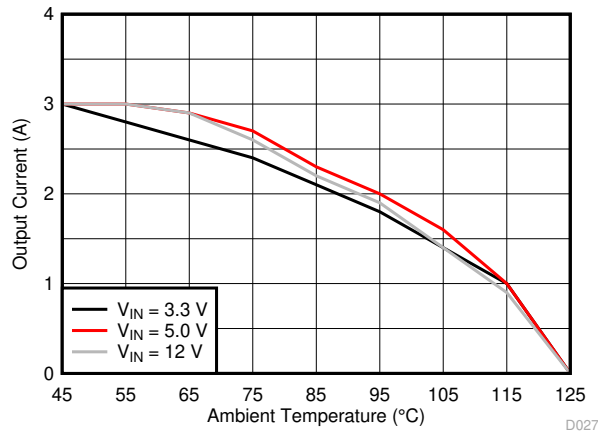


图 8-14. 热降额 ($V_{OUT} = 1.0V$)

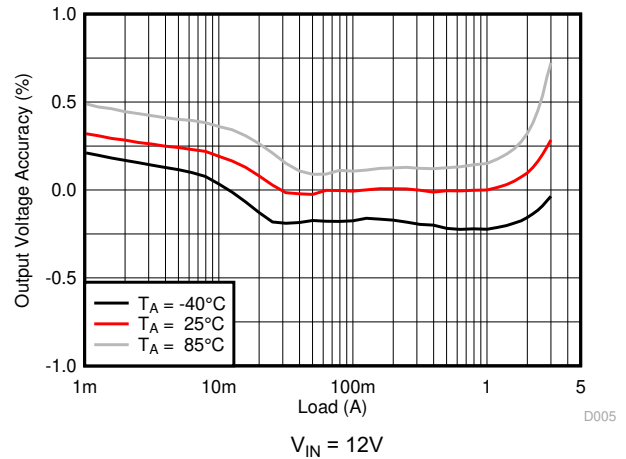


图 8-15. 负载调节

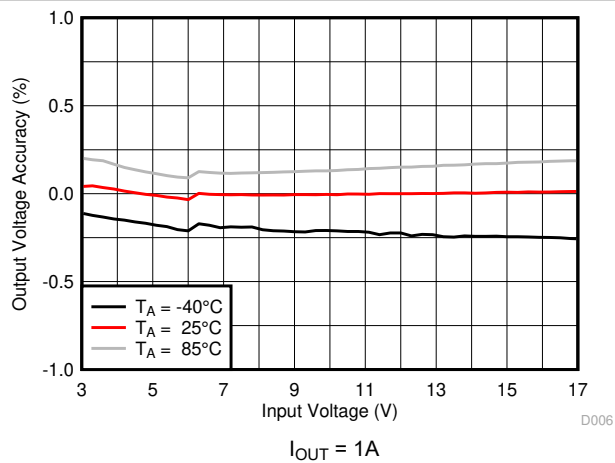


图 8-16. 线路调节

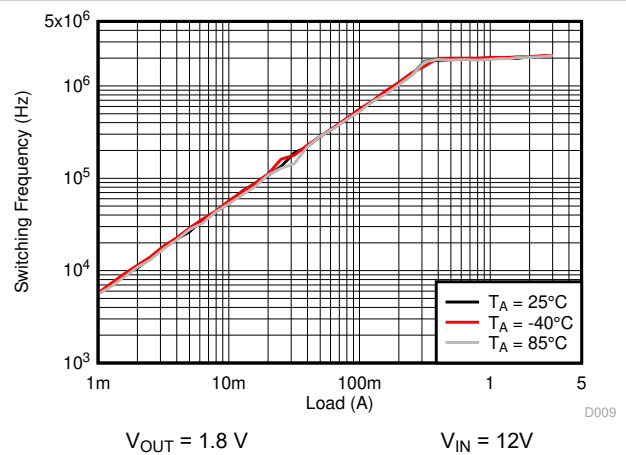


图 8-17. 开关频率

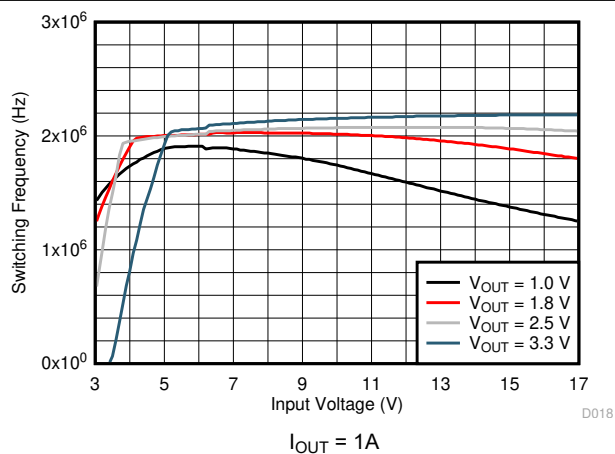


图 8-18. 开关频率

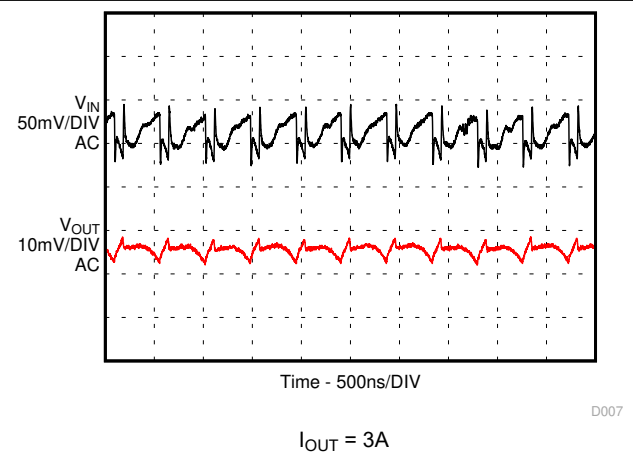
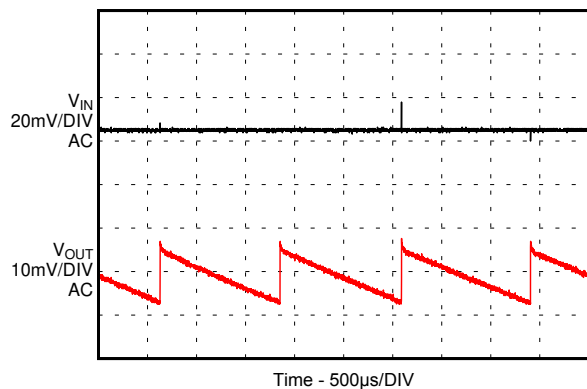


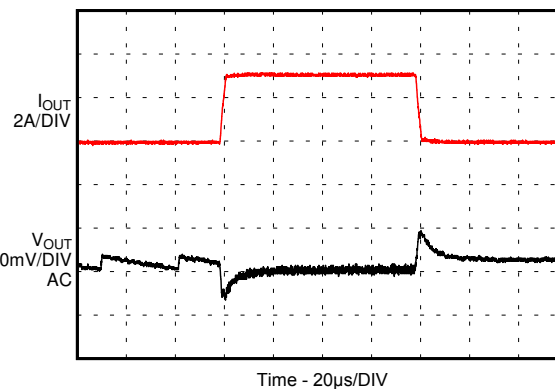
图 8-19. PWM 模式下的输入和输出纹波



D008

空载

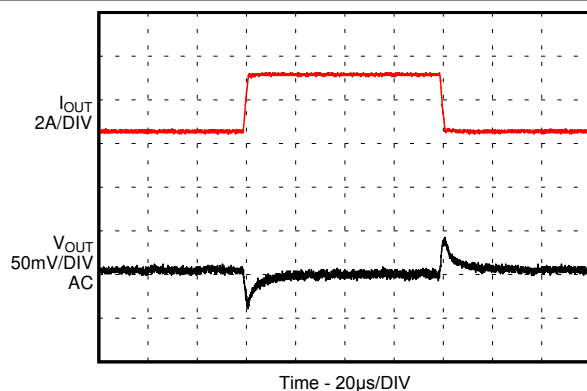
图 8-20. PSM 模式下的输入和输出纹波



D010

 $I_{OUT} = 0A \text{ 至 } 3A, 1A/\mu s$

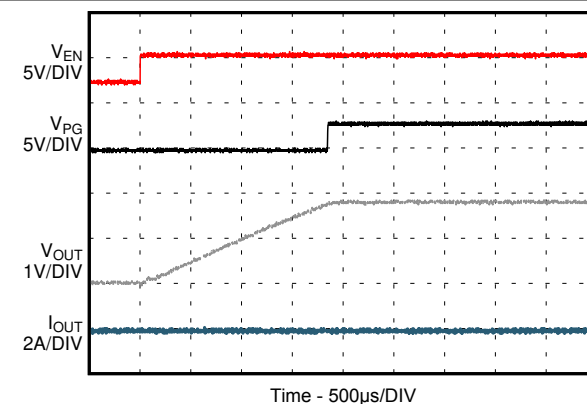
图 8-21. 负载瞬态



D011

 $I_{OUT} = 0.5A \text{ 至 } 3A, 1A/\mu s$

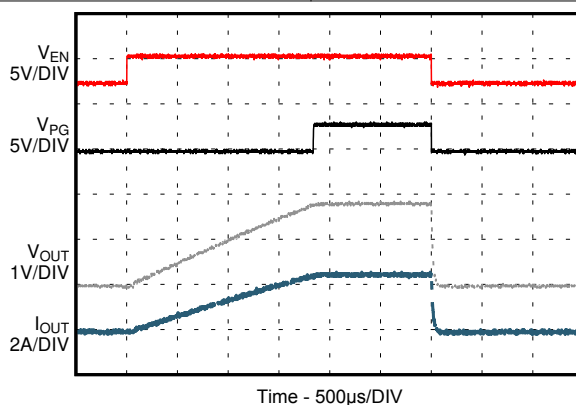
图 8-22. 负载瞬态



D012

空载

图 8-23. 在空载条件下启动



D013

 $R_{OUT} = 0.68\Omega$

图 8-24. 电阻负载下的启动/关断

9 电源建议

这些器件可在 3V 至 17V 的输入电源电压范围内工作。可通过以下公式来计算 TPS82130 的平均输入电流：

$$I_{IN} = \frac{1}{\eta} \times \frac{V_{OUT} \times I_{OUT}}{V_{IN}} \quad (8)$$

请确保电源的额定电流足以满足应用需求。

10 布局

10.1 布局指南

- TI 建议将所有元件尽可能靠近 IC 放置。输入电容器的位置必须最靠近器件的 VIN 和 GND 引脚。
- 对主电流路径使用宽而短的引线，以减小寄生电感和电阻。
- 为了增强器件的散热性能，应使用过孔将外露的散热焊盘连接到底部平面或内部层接地平面。
- 有关元件放置、布线和热设计的示例，请参阅图 10-1。

10.2 布局示例

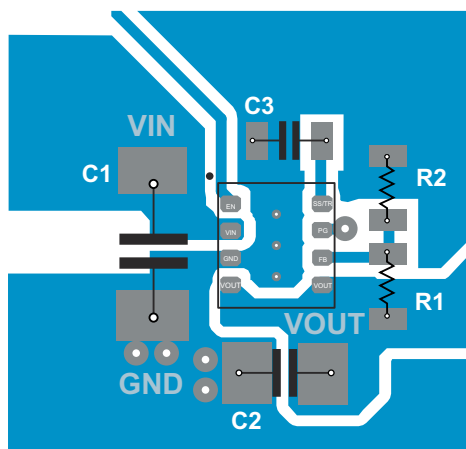


图 10-1. TPS82130 PCB 布局

10.3 散热注意事项

当器件在高环境温度下工作或提供高输出功率时，需要减小 TPS82130 的输出电流。电流的减小量取决于输入电压、输出功率、PCB 布局设计和环境热条件。在局部 PCB 温度超过 65°C 的应用中应特别注意。

TPS82130 模块温度必须保持低于 125°C 的最大额定值。提高热性能的三种基本方法如下：

- 增强 PCB 设计的散热能力。
- 改善 TPS82130 与 PCB 的热耦合。
- 为系统增加空气导流装置。

要估算 TPS82130 的大致模块温度，请将本数据表中所述的典型效率应用于所需的应用条件，以找出模块的功率耗散。然后，通过将功率耗散乘以其热阻来计算模块温升。有关如何在实际应用中使用的热参数的更多详细信息，请参阅《[采用 JEDEC PCB 设计的线性和逻辑封装热特性应用报告](#)》和《[半导体和 IC 封装热指标应用报告](#)》。

11 器件和文档支持

11.1 器件支持

11.1.1 开发支持

11.1.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

11.1.1.2 使用 WEBENCH® 工具进行定制设计

[点击此处](#)，使用 TPS82130 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先输入您的 V_{IN} 、 V_{OUT} 和 I_{OUT} 要求。
2. 使用优化器拨盘优化效率、封装和成本等关键设计参数并将您的设计与德州仪器 (TI) 的其他可行解决方案进行比较。
3. WEBENCH Power Designer 提供一份定制原理图以及罗列实时价格和组件可用性的物料清单。
4. 在多数情况下，您还可以：
 - 运行电气仿真，观察重要波形以及电路性能
 - 运行热性能仿真，了解电路板热性能
 - 将定制原理图和布局导出至常用 CAD 格式
 - 打印设计的 PDF 报告并与同事共享
5. 有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

11.4 商标

MicroSiP™ is a trademark of TI.

DCS-Control™, and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® are registered trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11.6 Electrostatic Discharge Caution

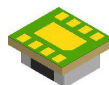


This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

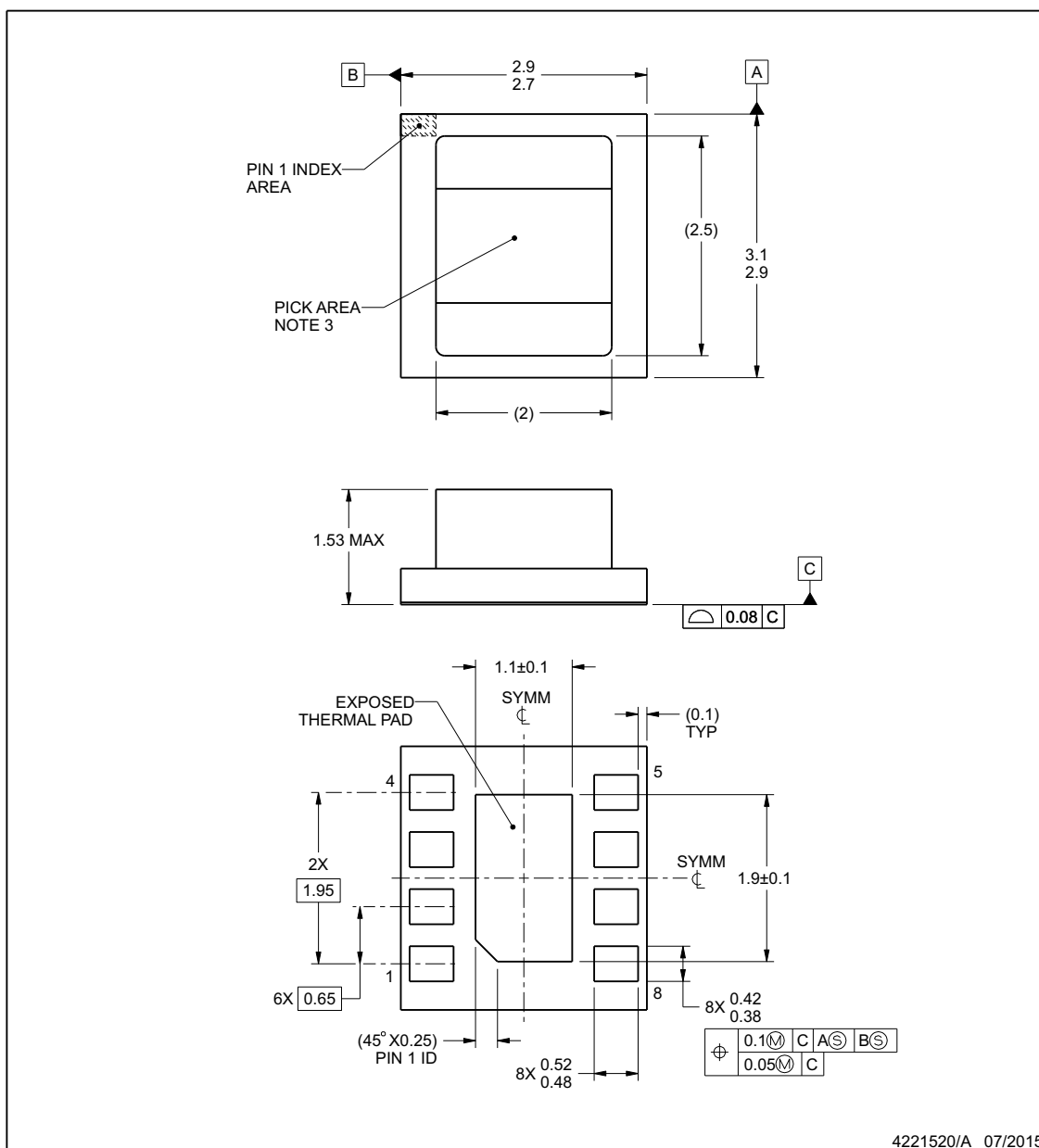


PACKAGE OUTLINE

SIL0008D

MicroSiP™ - 1.53 mm max height

MICRO SYSTEM IN PACKAGE



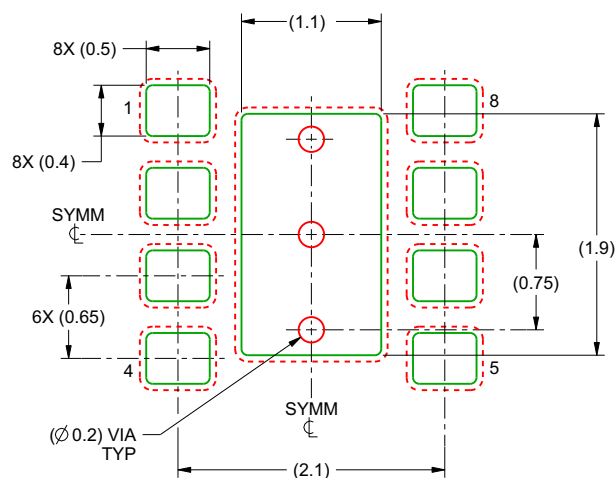
NOTES:

MicroSiP is a trademark of Texas Instruments

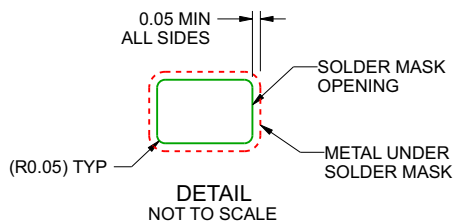
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Pick and place nozzle $\varnothing 1.3$ mm or smaller recommended.
4. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT**SIL0008D****MicroSiP™ - 1.53 mm max height**

MICRO SYSTEM IN PACKAGE



LAND PATTERN EXAMPLE
 SOLDER MASK DEFINED
 SCALE:20X



4221520/A 07/2015

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).

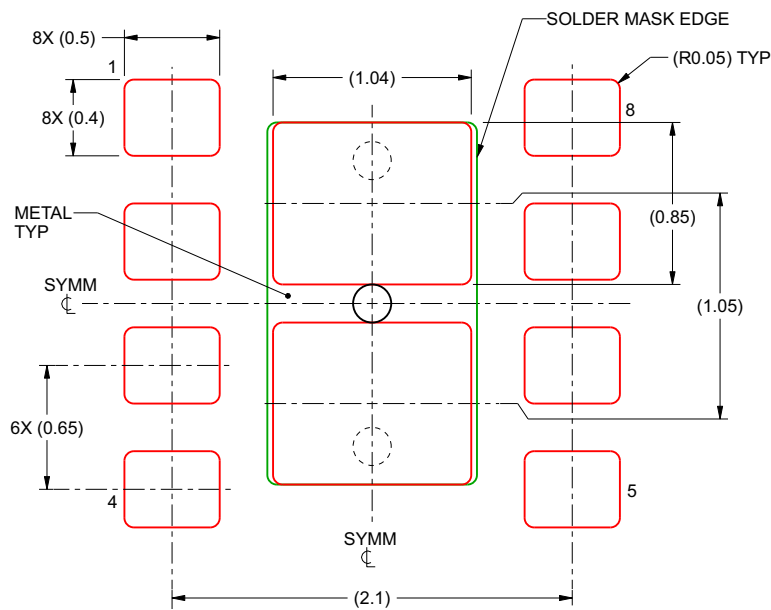
www.ti.com

EXAMPLE STENCIL DESIGN

SIL0008D

MicroSiP™ - 1.53 mm max height

MICRO SYSTEM IN PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
85% PRINTED SOLDER COVERAGE BY AREA
SCALE:30X

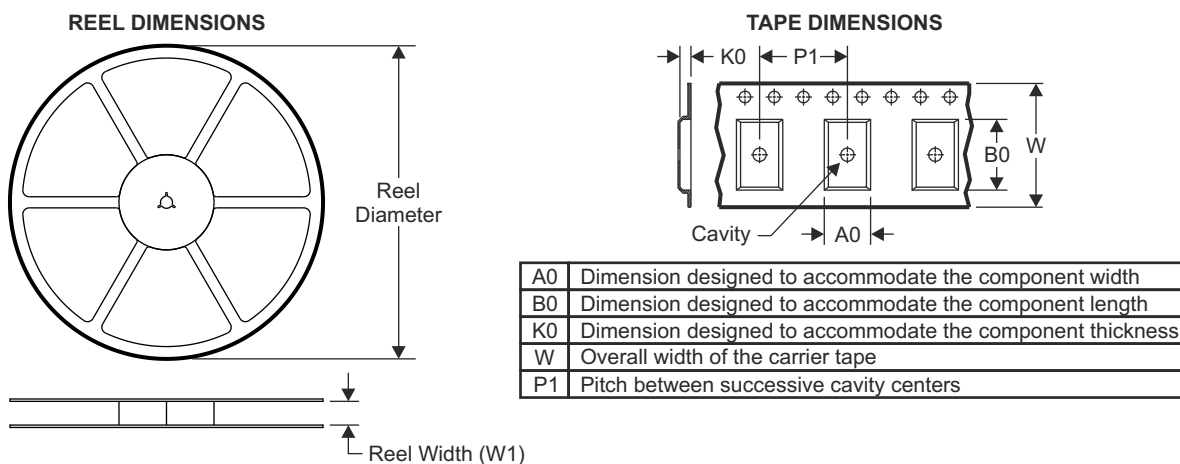
4221520/A 07/2015

NOTES: (continued)

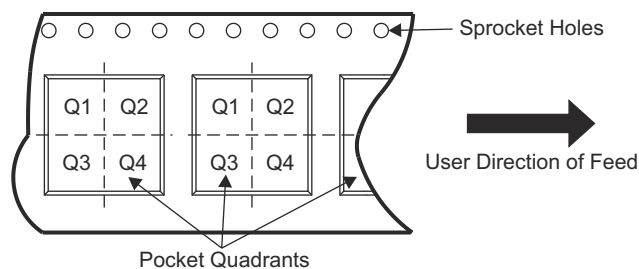
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

www.ti.com

12.1 卷带封装信息

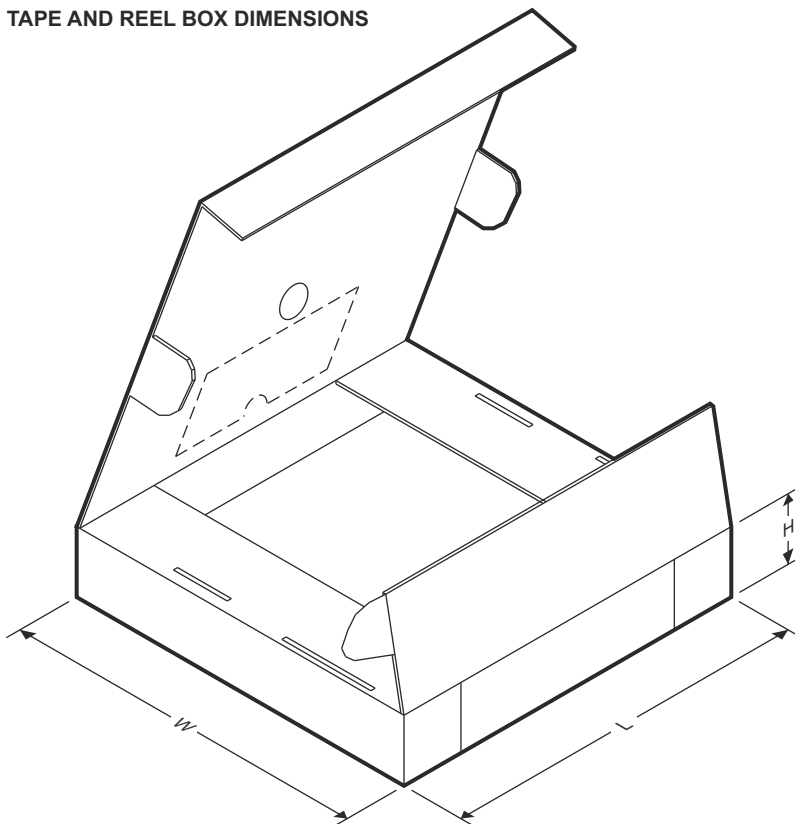


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图纸	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TPS82130SILR	uSiP	SIL	8	3000	330.0	12.4	3.05	3.25	1.68	8.0	12.0	Q1
TPS82130SILT	uSiP	SIL	8	250	178.0	13.2	3.05	3.25	1.68	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图纸	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
TPS82130SILR	uSiP	SIL	8	3000	383.0	353.0	58.0
TPS82130SILT	uSiP	SIL	8	250	223.0	194.0	35.0

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS82130SILR	ACTIVE	uSiP	SIL	8	3000	RoHS & Green	NIAU	Level-2-260C-1 YEAR	-40 to 125	H6	Samples
TPS82130SILT	ACTIVE	uSiP	SIL	8	250	RoHS & Green	NIAU	Level-2-260C-1 YEAR	-40 to 125	H6	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS82130SILR	uSiP	SIL	8	3000	330.0	12.4	3.05	3.25	1.68	8.0	12.0	Q1
TPS82130SILT	uSiP	SIL	8	250	178.0	13.2	3.05	3.25	1.68	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS82130SILR	uSiP	SIL	8	3000	383.0	353.0	58.0
TPS82130SILT	uSiP	SIL	8	250	223.0	194.0	35.0

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2021，德州仪器 (TI) 公司